

日本国特許庁
JAPAN PATENT OFFICE

T. Shigeno
2/5/04
Q 79746
/of/

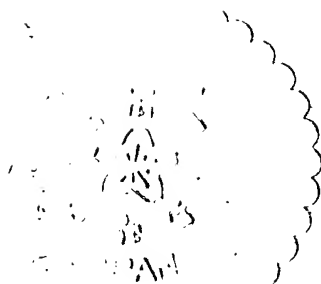
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月19日
Date of Application:

出願番号 特願2003-041192
Application Number:
[ST. 10/C]: [JP 2003-041192]

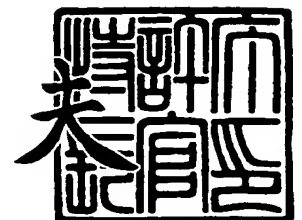
出願人 日本電気株式会社
Applicant(s):



2003年12月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 62703068

【提出日】 平成15年 2月19日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 29/00

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 重野 天秀

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 信号中継回路

【特許請求の範囲】

【請求項 1】 信号発生部から信号受信部に送信されるデジタル信号を中継する信号中継回路であって、

受信した前記デジタル信号から直流成分を除去したデジタル復元信号を前記信号受信部側に送出する、前記信号発生部と前記信号受信部間に接続されたコンデンサと、

前記コンデンサから受信したデジタル復元信号の電位を引き上げるための供給電源に一方の端子が接続され、前記コンデンサと前記信号受信部間の中継点に他方の端子が接続された、前記信号発生部からの Low レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 1 の抵抗と、

前記中継点に一方の端子が接続され、他方の端子が接地電位に接続された、前記信号発生部からの High レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 2 の抵抗と、
を有する信号中継回路。

【請求項 2】 前記第 2 の抵抗の抵抗値は、

前記信号受信部から前記第 2 の抵抗を介して接地電位に流れる微小電流であるリーク電流による電圧降下分が Low レベル電位の最大値を越えないように設定された請求項 1 記載の信号中継回路。

【請求項 3】 前記供給電源と前記信号受信部の電源電圧が等しい場合、

前記第 1 の抵抗と前記第 2 の抵抗の抵抗値が等しい請求項 1 または 2 記載の信号中継回路。

【請求項 4】 前記信号発生部と前記コンデンサ間に伝送線路を有する場合、

前記伝送線路および前記コンデンサの合成抵抗値を R_Z 、前記伝送線路のインピーダンスを Z_0 、前記デジタル信号の周波数を f 、角周波数 $\omega = 2\pi f$ とした場合、前記コンデンサの容量値 C は、

$$C = \omega^{-1} (Z_0^2 - R_Z^2)^{-1/2}$$

の式により決定される請求項 1 乃至 3 のいずれか 1 項記載の信号中継回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、クロック信号等のデジタル信号を中継するための信号中継回路に関する。

【0 0 0 2】

【従来の技術】

従来の信号中継回路について説明する。図 4 は従来技術による信号中継回路の一構成例を示すブロック図である。

【0 0 0 3】

図 4 に示すように、信号中継回路は、信号発信部となるドライバ I C 1 から第 1 の伝送線路 1 0 を介して受信したクロック信号を、第 2 の伝送線路 1 2 を介して信号受信部となる受端 I C 7 に送出するバッファ I C 1 1 を有する構成である。ドライバ I C 1 の駆動能力によりクロック信号を送信するための伝送線路長が制限されるため、伝送線路の途中にバッファ I C 1 1 を設けて、クロック信号の伝送距離を延ばすようにしていた。

【0 0 0 4】

なお、自励発振をなくすことを目的として、交流信号用レベルシフタに、交流信号から直流成分を除去するためのコンデンサと、コンデンサおよびインバータの接続点に抵抗とを設けた構成が開示されている（例えば、特許文献 1 参照）。

【0 0 0 5】

【特許文献 1】

特開平 7 - 1 7 0 1 6 7 号公報

【0 0 0 6】

【発明が解決しようとする課題】

伝送線路の途中にバッファ I C を設けた構成では、ドライバ I C およびバッファ I C の貫通電流によるコモンモードノイズが発生し、コモンモードノイズが電源やグランドへ重畳すると、他の回路の誤動作や E M I （電磁障害）問題を引き

起こすおそれがあった。また、高価なバッファ IC を用いることにより、設備にかかるコストが高くなるという問題があった。

【0007】

本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、信号を中継するためのバッファ IC によるコストやコモンモードノイズの問題を回避可能な信号中継回路を提供することを目的とする。

【0008】

【課題を解決するための手段】

上記目的を達成するための本発明の信号中継回路は、信号発生部から信号受信部に送信されるデジタル信号を中継する信号中継回路であって、

受信した前記デジタル信号から直流成分を除去したデジタル復元信号を前記信号受信部側に送出する、前記信号発生部と前記信号受信部間に接続されたコンデンサと、

前記コンデンサから受信したデジタル復元信号の電位を引き上げるための供給電源に一方の端子が接続され、前記コンデンサと前記信号受信部間の中継点に他方の端子が接続された、前記信号発生部からの Low レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 1 の抵抗と、

前記中継点に一方の端子が接続され、他方の端子が接地電位に接続された、前記信号発生部からの High レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 2 の抵抗と、
を有する構成である。

【0009】

また、上記本発明の信号中継回路において、前記第 2 の抵抗の抵抗値は、前記信号受信部から前記第 2 の抵抗を介して接地電位に流れる微小電流であるリーク電流による電圧降下分が Low レベル電位の最大値を越えないように設定されていてもよい。

【0010】

また、上記本発明の信号中継回路において、前記供給電源と前記信号受信部の電源電圧が等しい場合、

前記第 1 の抵抗と前記第 2 の抵抗の抵抗値が等しいこととしてもよい。

【0011】

さらに、上記本発明の信号中継回路において、前記信号発生部と前記コンデンサ間に伝送線路を有する場合、

前記伝送線路および前記コンデンサの合成抵抗値を R_Z 、前記伝送線路のインピーダンスを Z_0 、前記デジタル信号の周波数を f 、角周波数 $\omega = 2\pi f$ とした場合、前記コンデンサの容量値 C は、

$$C = \omega^{-1} (Z_0^2 - R_Z^2)^{-1/2}$$

の式により決定されることとしてもよい。

【0012】

(作用)

上述のように構成される本発明では、供給電源に接続された第 1 の抵抗に流れる電流が Low レベル出力電流よりも小さくなるようにしているため、信号受信部はデジタル復元信号の Low レベルを認識でき、接地電位に接続された第 2 の抵抗に流れる電流を High レベル出力電流よりも小さくなるようにしているため、信号受信部はデジタル復元信号の High レベルを認識できる。

【0013】

また、本発明では、信号受信部からのリーク電流があっても、中継点の電位が Low レベル電位の最大値を越えないように第 2 の抵抗の抵抗値を設定しているため、信号受信部はデジタル復元信号の Low レベルを認識可能となる。

【0014】

また、本発明では、中継点の電位を信号受信部の電源電圧の中間電位になるようにしているため、信号受信部に High レベルおよび Low レベルの両方に十分な振幅電圧の信号を送信できる。

【0015】

さらに、本発明では、伝送線路およびコンデンサの合成抵抗、伝送線路のインピーダンス、ならびにデジタル信号の周波数に合わせて、コンデンサの最適な容量値が求まる。

【0016】

【発明の実施の形態】

本発明の信号中継回路は、ドライバ IC より第 1 の伝送線路を介して受信したデジタル信号の AC（交流）成分を取り出すためのコンデンサと、受端 IC の入力に合わせた振幅電圧を確保するための抵抗とを有することを特徴とする。

【0017】

本発明の信号中継回路の構成について説明する。

【0018】

図 1 は本発明の信号中継回路の一構成例を示す回路図である。なお、本実施例では、伝送するデジタル信号をクロック信号の場合で説明する。

【0019】

図 1 に示すように、本発明の信号中継回路は、信号発信部となるドライバ IC 1 より第 1 の伝送線路 2 を介して受信したクロック信号を AC カップリングして AC 的な信号であるクロック復元信号を生成するためのコンデンサ 3 と、コンデンサ 3 から受信するクロック復元信号の振幅電圧を信号受信部となる受端 IC 7 に合わせるための第 1 の抵抗 4 および第 2 の抵抗 5 とを有する構成である。

【0020】

図 1 に示すように、ドライバ IC 1 の出力端子に第 1 の伝送線路 2 の一端が接続され、第 1 の伝送線路 2 の他端がコンデンサ 3 の一方の端子に接続されている。コンデンサ 3 の他方の端子は第 2 の伝送線路 6 の一端に接続されている。第 2 の伝送線路 6 の他端は受端 IC 7 の入力端子に接続されている。コンデンサ 3 と第 2 の伝送線路 6 の間の中継点に、第 1 の抵抗 4 および第 2 の抵抗 5 の一方の端子が接続されている。第 1 の抵抗 4 の他方の端子は、受端 IC 7 の電源電位 V_{cc} と同じ電位を供給する供給電源 8 に接続され、 V_{cc} が印加されている。一方、第 2 の抵抗 5 の他方の端子は接地電位に接続されている。

【0021】

コンデンサ 3 は、ドライバ IC 1 から第 1 の伝送線路 2 を介して受信するクロック信号から DC（直流）成分を除去する。

【0022】

第 1 の抵抗 4 は、ドライバ IC 1 からの Low レベル出力電流 I_{OL} よりも流れ

る電流が小さくなるような抵抗値に設定されている。その理由は、ドライバ IC 1 から出力された Low レベルの信号を上記中継点を介して第 2 の伝送線路 6 側に送るには、第 1 の抵抗 4 に流れる電流が I_{OL} よりも小さくならないためである。

【0023】

第 2 の抵抗 5 は、ドライバ IC 1 からの High レベル出力電流 I_{OH} よりも流れる電流が小さくなるような抵抗値に設定されている。その理由は、ドライバ IC 1 から出力された High レベルの信号を中継点を介して第 2 の伝送線路 6 側に送るには、第 2 の抵抗 5 に流れる電流が I_{OH} よりも小さくならないためである。また、第 2 の抵抗 5 は、受端 IC 7 の電源から第 2 の伝送線路 6 および第 2 の抵抗 5 を介して接地電位に流れる微小電流であるリーク電流 I_R が流れても、受端 IC 7 が Low レベルと判定する電位 V_r の最大値 V_{rmax} を中継点の電位が越えないような抵抗値に設定されている。

【0024】

さらに、High レベルおよび Low レベルの両方に振幅電圧を十分確保するために、第 1 の抵抗 4 および第 2 の抵抗 5 は、抵抗値が等しくなるように設定される。

【0025】

上述のように第 1 の抵抗 4 および第 2 の抵抗 5 を設定することで、第 1 の伝送線路 2 および第 2 の伝送線路 6 でのドライバ IC 1 の出力電流の減衰を防ぎ、ドライバ IC 1 から受端 IC 7 への信号の伝送を可能にする。

【0026】

なお、第 1 の伝送線路 2 および第 2 の伝送線路 6 の長さを同じにしている。

【0027】

次に、上記構成のうち、第 1 の抵抗 4 の条件について説明する。

第 1 の抵抗 4 の抵抗値は、上述したように、第 1 の抵抗 4 に流れる電流が Low レベル出力電流 I_{OL} よりも小さくなるように設定される。そのため、第 1 の抵抗 4 の抵抗値 R_4 は、供給電源電圧 V_{cc} および I_{OL} と以下の関係式を満たす値となる。

$$I_{OL} > (V_{cc} / R_4) \cdots \cdots (1)$$

【0028】

次に、第2の抵抗5の条件について説明する。

第2の抵抗5の抵抗値は、上述したように、第2の抵抗5に流れる電流がHighレベル出力電流 I_{OH} よりも小さくなるように設定される。そのため、第2の抵抗5の抵抗値 R_5 は、ドライバIC1に印加される電圧 V_{dd} および I_{OH} と以下の関係式を満たす値となる。

$$I_{OH} > (V_{dd} / R_5) \cdots \cdots (2)$$

【0029】

また、第2の抵抗5は、上述したように、受端IC7によるリーク電流 I_R が流れても、中継点の電位がLowレベル電位の最大値 V_{rmax} を越えないような抵抗値に設定される。そのため、第2の抵抗5の抵抗値 R_5 は、 V_{rmax} および I_R と以下の関係式を満たす値となる。

$$V_{rmax} \geq R_5 \times I_R \cdots \cdots (3)$$

上記式(2)および(3)から、抵抗値 R_5 は以下の関係式を満たす値となる。

$$(V_{dd} / I_{OH}) < R_5 \leq (V_{rmax} / I_R) \cdots \cdots (4)$$

【0030】

さらに、HighレベルおよびLowレベルの両方に振幅電圧を十分確保するために、振幅の中間電位となる V_{th} は、抵抗値 R_4 および R_5 ならびに V_{cc} と以下の関係式を満たす値となる。

$$V_{th} = V_{cc} / 2 = \{R_5 / (R_4 + R_5)\} V_{cc} \cdots \cdots (5)$$

$$R_4 = R_5 \cdots \cdots (6)$$

【0031】

次に、コンデンサ3の条件について説明する。

第1の伝送線路2のインピーダンスを Z_0 、第1の伝送線路2およびコンデンサ3の合成抵抗値を R_Z 、クロック信号の周波数を f とすると、コンデンサ3の容量値 C は、以下の関係式を満たす値となる。なお、角周波数 $\omega = 2\pi f$ である。

$$Z_0 = \{R_Z^2 + (1/\omega^2 C^2)\}^{1/2} \dots (7)$$

$$C = \omega^{-1} (Z_0^2 - R_Z^2)^{-1/2} \dots (8)$$

【0032】

なお、周波数 f に制限はないが、周波数 f が高くなるほど、第1の伝送線路2の長さを短くする必要がある。その理由は、第1の伝送線路2が長くなると、第1の伝送線路2の寄生容量が大きくなり、寄生容量が大きいほど、コンデンサ3でLowレベルからHighレベルに切り替わるまでにかかる時間が長くなり、コンデンサ3で受信する信号が周波数に追従できなくなるためである。

【0033】

次に、上記構成の信号中継回路の具体例を説明する。以下では、 $V_{cc} = 2.5V$ 、 $V_{dd} = 3.3V$ 、 $V_{rmax} = 0.7V$ 、 $I_{OL} = I_{OH} = 4mA$ 、 $I_R = 1\mu A$ 、 $f = 100MHz$ 、第2の伝送線路6のインピーダンス $Z_1 = 50\Omega$ とする。

【0034】

上記式(2)から、 $R_4 > 625$ と求まり、上記式(4)から、 $700K \geq R_5 > 825$ と求まる。また、上記式(6)から、 $700K \geq R_5 = R_4 > 825$ となる。

【0035】

さらに、設計値により、 $Z_0 = 50\Omega$ 、 $R_Z = 0.04\Omega$ とすると、上記式(8)から、コンデンサ3の容量値 C は $0.32pF$ と求まる。

【0036】

次に、本発明の信号中継回路を用いた場合と、本発明の信号中継回路を用いない場合とで受端ICにおけるクロック信号の受端波形を比較した実験について説明する。なお、実験に用いた本発明の信号中継回路は、上述の具体例の場合の構成とした。

【0037】

実験において、本発明の信号中継回路を用いない場合の構成例について説明する。

【0038】

図2は、本発明の信号中継回路を設けない場合の一構成例を示すブロック図である。ドライバIC1および受端IC7を結ぶ第3の伝送線路16の線路長 L_{16} は、図1に示した第1の伝送線路2の線路長 L_2 、および第2の伝送線路6の線路長 L_6 と以下に示す式の関係にある。

$$L_2 + L_6 = 1.5 \times L_{16} \cdots (8)$$

【0039】

式(8)から、第3の伝送線路16の長さは、第1の伝送線路2および第2の伝送線路6の長さの和の約7割である。

【0040】

次に、実験の結果について説明する。

【0041】

図3は受端ICの受端波形を示すグラフである。横軸は時間 T を示し、縦軸は受端波形の振幅電圧 V を示す。なお、Highレベルの信号が理想的な状態で受端ICに入力された場合の受端波形である期待値波形 D_0 の振幅電圧値を $V_0 = V_{cc} = 2.5V$ とする。また、受端IC7がHighレベルとして認識できる入力電位の下限値を $2V$ とする。さらに、図3では、振幅電圧の大きさを比較しやすくするために、各波形の振幅電圧の最小値を受端IC7の V_r に一致させている。

【0042】

図3に示すように、本発明の信号中継回路を設けない場合、受端波形 D_1 の振幅電圧 V_1 は V_0 の50%の $1.25V$ であった。受端波形 D_1 が V_{cc} の半分の電圧である $1.25V$ を中心に振幅すると考えると、第3の伝送線路16を介して送出されるHighレベルの電圧は、 $1.25 + (1.25 / 2) = 1.875V$ となり、上記下限値の $2V$ より低い値である。そのため、受端IC7はHighレベルを認識できない。

【0043】

これに対して、本発明の信号中継回路を用いた場合、受端波形 D_2 の振幅電圧 V_2 は、 V_0 より10%減衰した電圧の $2.25V$ であった。受端波形 D_2 が V_{cc} の半分の電圧である $1.25V$ を中心に振幅すると考えると、第2の伝送線路

6を介して送出されるHighレベルの電圧は、 $1.25 + (2.25 / 2) = 2.375 \text{ V}$ となり、上記下限値の2Vより大きい。そのため、受端IC7はHighレベルを認識可能となる。また、Lowレベルの電圧は、 $1.25 - (2.25 / 2) = 0.125 \text{ V}$ となり、受端IC7がLowレベルと判定する電位 V_r の最大値 V_{rmax} の0.8Vより小さい。そのため、受端IC7はLowレベルも認識可能となる。

【0044】

上述の結果から、本発明の信号中継回路を伝送線路の途中に設けたことにより、受端ICは期待値波形に近い振幅電圧を受信するため、信号伝送のための十分な振幅を確保できることがわかった。

【0045】

なお、上記供給電源8には受端IC7の電源電圧 V_{cc} が印加されていたが、 V_{cc} より大きな電圧が印加されてもよい。

【0046】

また、ドライバIC1および受端IC7には、例えば、HSTL (High-Speed Transistor Logic)、LVTTTL (Low Voltage Transistor Transistor Logic)、LVDS (Low Voltage Differential Signaling)、ECL (Emitter-Coupled Logic) およびPECL (Positive Emitter-Coupled Logic) 等の入力インターフェース規格に適合する半導体集積回路が適用可能である。

【0047】

本発明では、コンデンサおよび抵抗の個別部品を有する信号中継回路を伝送線路の途中に設けることで、十分な振幅を確保した信号を伝送できる。

【0048】

また、従来のバッファICを用いる場合に比べて設備コストを低減できる。

【0049】

さらに、伝送線路の途中にバッファICを設けていないため、貫通電流を低減し、コモンモードノイズの発生を抑制できる。そのため、サーバ等のマルチボー

ドシステムで不可欠な伝送線路の延長が可能となる。

【0050】

なお、特開平07-170167号公報に開示された交流信号用レベルシフタは自励発振防止を目的としているため、本発明の目的であるコモンモードノイズ発生の抑制およびコスト低減と異なる。また、上記公報には、コンデンサおよび抵抗を接続した構成が示されているが、本発明の信号中継回路における第1の抵抗および第2の抵抗の抵抗値の設定方法が上記交流信号用レベルシフタの場合とは異なる。さらに、本発明では、上述のようにコンデンサの容量値が設定され、本発明の信号中継回路と上記交流信号用レベルシフタとは構成が異なるものである。

【0051】

【発明の効果】

本発明は以上説明したように構成されているので、以下に記載する効果を奏する。

【0052】

本発明では、コンデンサおよび抵抗の個別部品を有する信号中継回路を伝送線路の途中に設けることで、十分な振幅を確保した信号を伝送できる。

【0053】

また、従来のバッファICを用いる場合に比べて設備コストを低減できる。

【0054】

さらに、伝送線路の途中にバッファICを設けていないため、貫通電流を低減し、コモンモードノイズの発生を抑制できる。そのため、サーバ等のマルチボードシステムで不可欠な伝送線路の延長が可能となる。

【図面の簡単な説明】

【図1】

本発明の信号中継回路の一構成例を示すブロック図である。

【図2】

本発明の信号中継回路を設けない場合の一構成例を示すブロック図である。

【図3】

受端 I C の受端波形を示すグラフである。

【図 4】

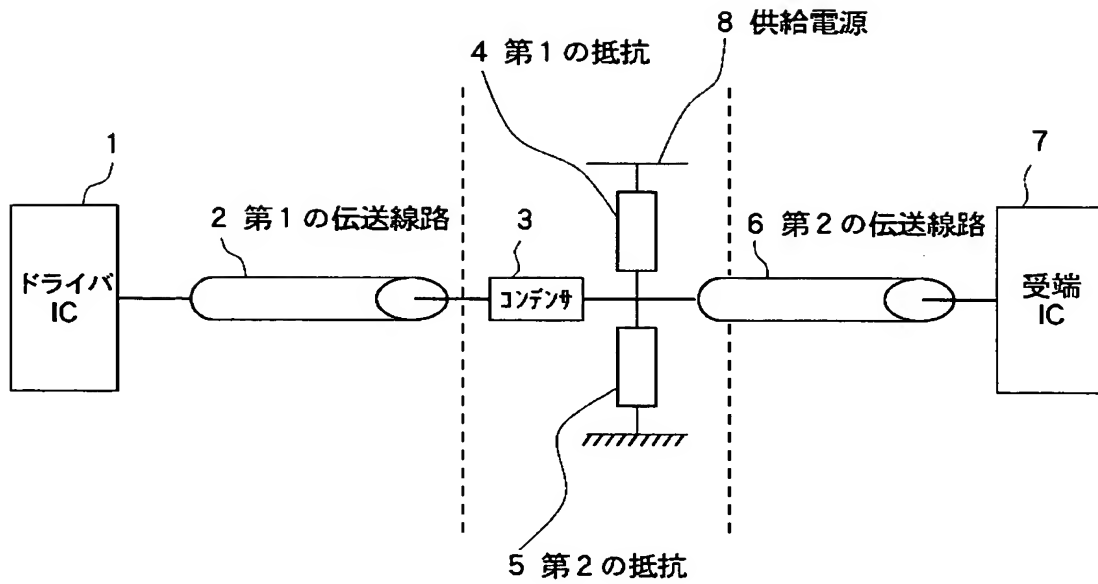
従来の信号中継回路の一構成例を示すブロック図である。

【符号の説明】

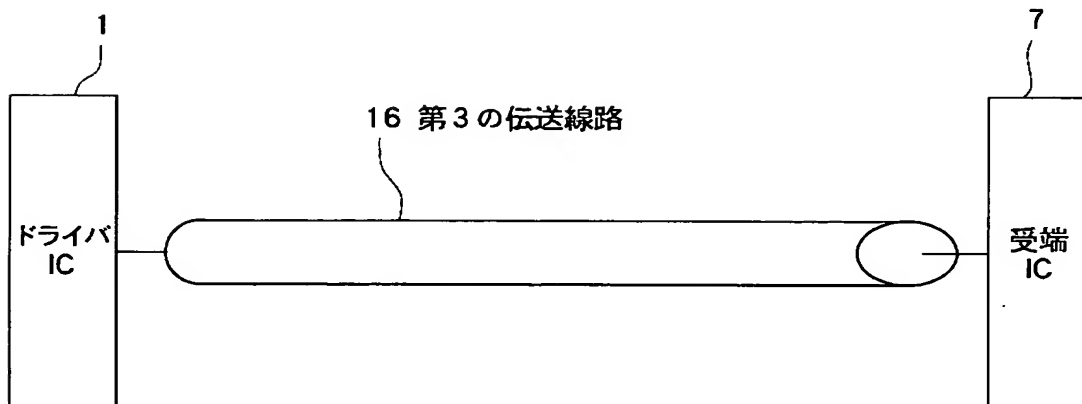
- 1 ドライバ I C
- 2、1 0 第 1 の伝送線路
- 3 コンデンサ
- 4 第 1 の抵抗
- 5 第 2 の抵抗
- 6、1 2 第 2 の伝送線路
- 7 受端 I C
- 8 供給電源
- 1 1 バッファ I C
- 1 6 第 3 の伝送線路

【書類名】 図面

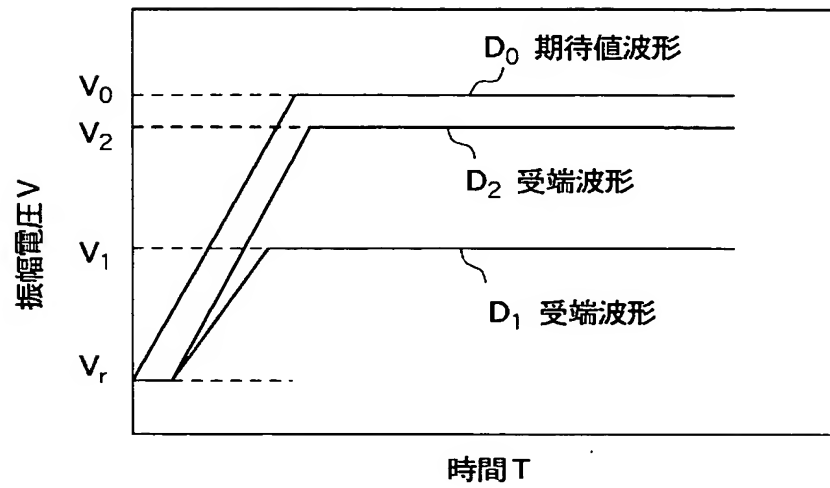
【図 1】



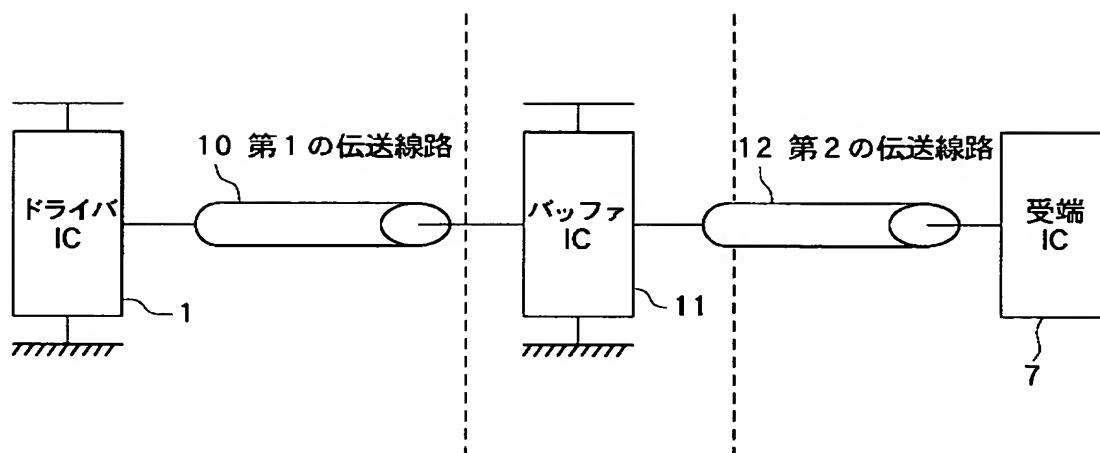
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 信号を中継するためのバッファ IC によるコストやコモンモードノイズの問題を回避可能な信号中継回路を提供する。

【解決手段】 デジタル信号から直流成分を除去したデジタル復元信号を信号受信部 7 側に送出するコンデンサ 3 と、供給電源 8 に一方の端子が接続され、コンデンサ 3 と信号受信部 7 間の中継点に他方の端子が接続された、信号発生部 1 からの Low レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 1 の抵抗 4 と、中継点に一方の端子が接続され、他方の端子が接地電位に接続された、信号発生部 1 からの High レベル出力電流よりも流れる電流が小さくなるような抵抗値に設定された第 2 の抵抗 5 とを有する構成である。

【選択図】 図 1

特願 2003-041192

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社